



Кафедра комп'ютерної інженерії та інформаційних технологій

СИЛАБУС

Базова інформація про дисципліну	
Назва дисципліни	СЕ007 <i>Комп'ютерна схемотехніка</i> <i>Computer circuitry</i>
Рівень вищої освіти / фахової передвищої освіти	Початковий рівень (короткий цикл) вищої освіти
Галузь знань	12 Інформаційні технології
Спеціальність	123 Комп'ютерна інженерія
Освітня програма	Комп'ютерна інженерія
Семестр	2 семестр
Кафедра	Комп'ютерної інженерії та інформаційних технологій
Курс	1 курс
Анотація курсу	<p>Мета навчального курсу:</p> <ul style="list-style-type: none"> – вивчення фізичних та логічних принципів побудови електронних схем цифрових елементів і функціональних вузлів та їх використання в пристроях ЕОМ. <p>Завдання навчального курсу:</p> <ul style="list-style-type: none"> – ефективно обслуговування обчислювальних засобів; технічно грамотне експлуатування комп'ютерних систем; забезпечення обчислювальних центрів сучасною комп'ютерною технікою; вдосконалення методів експлуатації обчислювальної техніки, враховуючи вимоги охорони праці та навколишнього середовища. <p>У результаті вивчення навчальної дисципліни студент повинен</p> <p>знати:</p> <ul style="list-style-type: none"> – класифікацію та призначення основних типів цифрових елементів, фізичні принципи їх побудови та логічні основи функціонування;

	<ul style="list-style-type: none"> – характеристики, параметри типових логічних та тригерних елементів, номенклатуру і функціональне призначення інтегральних мікросхем різного ступеню інтеграції; – типові схемотехнічні рішення функціональних вузлів послідовнісного та комбінаційного типів, аналого-цифрових та цифро-аналогових перетворювачів; – основи аналізу та розрахунку цифрових схем з використанням пакетів програм систем автоматизованого проектування. <p>вміти:</p> <ul style="list-style-type: none"> – оптимально вибирати систему цифрових інтегральних елементів для проектування пристроїв ЕОМ; – розбиратися в принципіальних, функціональних та структурних схемах цифрових пристроїв; – вимірювати параметри цифрових мікросхем, налагоджувати і випробувати пристрої обчислювальної техніки; – проектувати на основі сучасних інтегральних мікросхем типові комбінаційні та послідовнісні функціональні вузли ЕОМ
Сторінка курсу в MOODLE	http://78.137.2.119:1919/m72/course/view.php?id=90
Мова викладання	українська
Лектор курсу	к.т.н., Бурмістров Сергій Владиславович канали комунікації: СДН «Moodle»; повідомлення в чаті СДН “ZOOM” - 605 179 3685 електронна пошта: sergij.burmistrov@ukr.net, тел. 095-003-55-64 (Viber)

Місце дисципліни в освітній програмі

Освітня програма	http://csbc.edu.ua/documents/otdel/oop_kb1.pdf
Програмні результати навчання ОП	<p>P5 Здатність використовувати засоби і системи автоматизації проектування до розроблення компонентів комп'ютерних систем та мереж, Інтернет додатків, кіберфізичних систем тощо.</p> <p>P7 Здатність використовувати та впроваджувати нові технології, включаючи технології розумних,</p>

	<p>мобільних, зелених і безпечних обчислень, брати участь в модернізації та реконструкції комп'ютерних систем та мереж, різноманітних вбудованих і розподілених додатків, зокрема з метою підвищення їх ефективності.</p> <p>P8 Готовність брати участь у роботах з впровадження комп'ютерних систем та мереж, введення їх до експлуатації на об'єктах різного призначення.</p> <p>P13 Здатність вирішувати проблеми у галузі комп'ютерних та інформаційних технологій, визначати обмеження цих технологій.</p> <p>P14 Здатність проектувати системи та їхні компоненти з урахуванням усіх аспектів їх життєвого циклу та поставленої задачі, включаючи створення, налаштування, експлуатацію, технічне обслуговування та утилізацію.</p>
<p>Перелік програмних результатів навчання</p>	<p>Знання.</p> <p>N3 Знати новітні технології в галузі комп'ютерної інженерії.</p>
	<p>Уміння</p> <p>N6 Вміти застосовувати знання для ідентифікації, формулювання і розв'язування технічних задач спеціальності, використовуючи методи, що є найбільш придатними для досягнення поставлених цілей.</p> <p>N9 Вміти застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації програмно-технічних засобів комп'ютерних систем та мереж для вирішення технічних задач спеціальності.</p> <p>N11 Вміти здійснювати пошук інформації в різних джерелах для розв'язання задач комп'ютерної інженерії.</p> <p>N14 Вміти поєднувати теорію і практику, а також приймати рішення та виробляти стратегію діяльності для вирішення завдань спеціальності з урахуванням загальнолюдських цінностей, суспільних, державних та виробничих інтересів.</p>

Опис дисципліни

Структура навантаження на студента	Загальна кількість годин	180
	Кількість кредитів	6
	Кількість лекційних годин	30
	Кількість практичних занять	30
	Кількість годин для самостійної роботи студентів	120
	Форма підсумкового контролю	Екзамен
Методи навчання	Словесні (лекції, пояснення), наочні (демонстрація матеріалів), інструктивний, репродуктивний, частково-пошуковий, тренувальний, пояснювально-демонстраційний, проблемно-орієнтоване навчання.	
Зміст дисципліни		
Т_01 Основні характеристик и цифрових мікросхем	<p>Елементи комп'ютерної схемотехніки. Основні характеристики цифрових мікросхем.</p> <p>Сигнали та їх часові параметри. Імпульсні та потенціальні сигнали.</p> <p>Скінченні автомати, логічні елементи, логічні схеми. Комбінаційні схеми. Автомати з пам'яттю.</p> <p>Теорія перемикальних функцій. Закони алгебри логіки. Алгоритми мінімізації логічних функцій.</p>	
Т_02 Елементи комп'ютерної схемотехніки	<p>Основи схемотехніки напівпровідникових логічних елементів та їх компонентів. Базові елементи цифрових пристроїв.</p> <p>Резисторно-транзисторна логіка (РТЛ).</p> <p>Діодно-транзисторні логічні елементи (ДТЛ).</p> <p>Транзисторно-транзисторні логічні елементи (ТТЛ).</p> <p>ТТЛ із трьома станами виходу. ТТЛ із відкритим колектором. ТТЛ із розширювачами.</p> <p>Логічні елементи на транзисторах Шоттки (ТТЛШ).</p> <p>Транзисторно-транзисторні логічні елементи.</p> <p>Логічні елементи емітерно-зв'язної логіки,</p> <p>Логічні елементи на МОН-транзисторах.</p> <p>Транзисторно-транзисторні логічні елементи,</p> <p>Логічні елементи емітерно-зв'язної логіки,</p> <p>Логічні елементи на МОН-транзисторах</p>	
Т_03 Логічні елементи	<p>Логічні елементи на біполярних і польових транзисторах. Емітерно-зв'язані логічні елементи (ЕЗЛ). Інтегральна інжекційна логіка (ІЛ).</p> <p>Логічні елементи на МОН-транзисторах. Логічні елементи на р-МОН-транзисторах. Логічні</p>	

	<p>елементи на n- МОН-транзисторах. Логічні елементи на комплементарних МОН-транзисторах (КМОН- логіка). Динамічні логічні елементи. Перетворення рівнів логічних сигналів. Перетворювачі рівнів сигналів. Транслятори сигналів БІС і НБІС. Характеристики логічних елементів. Функції логічних елементів. Логічні угоди. Коефіцієнти об'єднання за входом і виходом. Коефіцієнт розгалуження. Швидкодія. Потужність споживання. Робота перемикачів. Вхідні й вихідні напруги і струми. Статична і динамічна стійкість до перешкод. Надійність елементів. Допустимі розміри механічних впливів, діапазони тиску і температури навколишнього середовища, стійкість до радіаційних впливів. Маса, вартість і конструктивне оформлення.</p>
<p>Т_04 Тригери. Асинхронний та синхронний RS-тригер</p>	<p>Комп'ютерні пристрої на тригерах. Загальні відомості, характеристики та класифікації тригерів. Тригер як елементарний автомат Мура. Асинхронні та синхронні тригерні пристрої (ТП) зі статичним управлінням. RS-тригер та його різновиди. RS-тригер з синхронним записом (СЗ). RS- тригер з ДЗ.</p> <p>Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором, ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. Взаємне перетворення тригерів</p>
<p>Т_05 Асинхронний та синхронний JK-тригер</p>	<p>JK-тригер. JK- тригер з синхронним записом. JK- тригер з ДЗ.</p> <p>Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором, ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. JK-тригер типу MS із заборонним зв'язком. Взаємне перетворення тригерів</p>
<p>Т_06 Асинхронний та синхронний T-тригер</p>	<p>T-тригер. T-тригер з СЗ. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором.</p>

	<p>ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням.</p> <p>Схема тригера типу MS з комутуючими транзисторами. Взаємне перетворення тригерів</p>
<p>T_07 Асинхронний та синхронний D-тригер</p>	<p>D-тригер. D-тригер з СЗ. Синхронні тригери з динамічним записом інформації. D-тригер. D-тригери типу MS. Синхронні двоступеневі тригери за структурою MS, ТП типу MS з інвертором, ТП із двома інверторами. ТП на основі тригерів із заборонними зв'язками. ТП на основі тригерів з різнополярним управлінням. Схема тригера типу MS з комутуючими транзисторами. Асинхронні входи синхронних тригерів. Взаємне перетворення тригерів</p>
<p>T_08 Дешифратори. Шифратори</p>	<p>Дешифратори. Перетворення прямого коду двійкових чисел в інверсний та обернений коди. Перетворення прямого коду двійкових чисел в доповняльний код. Різновиди перетворювачів кодів. Лінійні дешифратори. Прямокутні дешифратори. Пірамідальні дешифратори. Нарощування розмірності дешифраторів.</p> <p>Дешифратори і шифратори.</p>
<p>T_09 Мультиплексо-ри. Демюльтиплексо-ри</p>	<p>Мультиплексо-ри. Демюльтиплексо-ри. Шини передачі даних.</p>
<p>T_10 Цифрові компаратори. Схеми порівняння і контролю</p>	<p>Пристрої порівняння (цифрові компаратори). Цифрові компаратори. Пристрої порівняння на рівність.</p> <p>Порівняння багаторозрядних операндів. Порівняння на «більше» («менше») однорозрядних слів. Порівняння слів з константами. Пристрої порівняння двійкових слів. Пристрої порівняння двох слів на «більше». Багаторозрядні пристрої порівняння на «більше». Схеми порівняння і контролю.</p>
<p>T_11 Лічильники</p>	<p>Лічильники. Двійкові лічильники з послідовним переносом. Двійкові лічильники з наскрізним і паралельним переносом. Декрементні та реверсивні лічильники. Лічильники з довільним коефіцієнтом лічби. Десяткові лічильники. Лічильники в коді Фібоначчі. Регістри. Паралельні регістри. Послідовні регістри</p>

	(реєстри зсуву). Послідовні реєстри зі зворотними зв'язками (кільцеві лічильники).
T_12 Суматори	Суматори. Однорозрядні напівсуматори і суматори. Накопичувальний послідовний суматор на базі лічильного тригера. Паралельний багаторозрядний суматор із послідовним переносом. Паралельний багато розрядний суматор із паралельним переносом. Суматори з груповою структурою. Суматор з паралельно-паралельним переносом. Послідовний n-розрядний суматор. Десяткові і двійково-десяткові суматори. Суматори віднімальні.
T_13 Регістри	Регістри
T_14 Аналогово-цифрові перетворювачі та цифро-аналогові перетворювачі	Аналогово-цифрові перетворювачі та цифро-аналогові перетворювачі.
T_15 Програмовані логічні інтегральні схеми	Структурна організація програмованих логічних інтегральних схем (ПЛІС) і їх використання в комп'ютерній схемотехніці. Загальні відомості щодо ПЛІС. Класифікація ПЛІС за архітектурними властивостями. Сучасні тенденції розвитку пристроїв із програмованою логікою. Обчислювальні системи на ПЛІС.
T_16 Мікропроцесори	Загальна характеристика мікропроцесорів. Однокристальні восьмирозрядні мікропроцесори.
T_17 Однокристальні мікропроцесори	Однокристальні шістнадцятирозрядні мікропроцесори. Арифметичні співпроцесори. Суперскалярні 32-розрядні мікропроцесори.

Політика дисципліни

Політика відвідування	Регулярне відвідування всіх видів занять, своєчасність виконання самостійної роботи. За об'єктивних причин (наприклад, хвороба, міжнародне стажування) навчання організується в он-лайн формі за погодженням із керівником курсу.
------------------------------	--

Політика щодо дедлайнів та перескладання	Роботи, які здаються із порушенням термінів без поважних причин, оцінюються на нижчу оцінку.
Академічна доброчесність	У випадку недотримання політики академічної доброчесності (плагіат, самоплагіат, фабрикація, фальсифікація, списування, обман, хабарництво) передбачено повторне проходження оцінювання.

Система оцінювання

<p>Поточний контроль здійснюється протягом семестру під час проведення практичних, семінарських та інших видів занять і оцінюється сумою набраних балів (максимальна сума – 100 балів; мінімальна сума, що дозволяє студенту отримати атестацію з предмету – 60 балів); підсумковий/ семестровий контроль, проводиться у формі іспиту, відповідно до графіку навчального процесу.</p> <p>Підсумкова оцінка за умови іспиту виставляється як загальна сума балів, набраних за результатами поточного контролю (40%), індивідуальної роботи (30%) та підсумкового контролю (30%).</p>

НАКОПИЧЕННЯ

рейтингових балів з навчальної дисципліни за видами робіт

Види навчальної роботи	Мах кількість балів
Результати поточного контролю (11 пар*2 бали, 6 пар*3 бали)	40 балів
Виконання індивідуальних завдань (13 пар*2 бали, 4 пари*1 бал)	30 балів
Виконання екзаменаційних завдань (3 завдання*10 балів)	30 балів
Всього	100 балів

Послідовність накопичення рейтингових балів з навчальної дисципліни за видами робіт протягом семестру

№ пп	Номер теми	Вид роботи		
		Результати поточного контролю	Результати індивідуальної роботи	Результати екзамену
1	Г_01	2	1	
2	Г_02	2	1	
3	Г_03	2	2	

4	Т_04	2	2
5	Т_05	2	2
6	Т_06	2	2
7	Т_07	3	2
8	Т_08	3	2
9	Т_09	2	1
10	Т_10	2	1
11	Т_11	2	2
12	Т_12	2	2
13	Т_13	2	2
14	Т_14	3	2
15	Т_15	3	2
16	Т_16	3	2
17	Т_17	3	2
18	Екз_1		10
19	Екз_2		10
20	Екз_3		10
Разом за розділами		40	30
Всього			100

Шкала оцінювання		
ECTS	Бали	Зміст
A	90-100	Бездоганна підготовка в широкому контексті
B	80-89	Повні знання, міцні вміння
C	70-79	Хороші знання та вміння
D	65-69	Задовільні знання, стереотип невміння
E	60-64	Виконання мінімальних вимог діяльності в стандартних умовах
FX	35-59	Слабкі знання, відсутність умінь
F	1-34	Необхідний повторний курс

Перелік рекомендованої літератури.

Базова

1. Кравець В. О., Сокол Є. І., Рисований О. М. Комп'ютерна схемотехніка : підручник. Нац. техн. ун-т "Харків. політехн. ін-т". Харків: НТУ "ХПІ", 2007. 480 с.
2. Бабич М. П., Жуков І. А. Комп'ютерна схемотехніка: Навчальний посібник. К.: МК-ПРЕС, 2004. 412 с.
3. Азаров О. Д., Гарнага В. А., Клятченко Я. М., Тарасенко В. П. Комп'ютерна

- схемотехніка: підручник. Вінниця: ВНТУ, 2018. 230 с.
4. Бабич Н. П., Андреев В. И., Жуков И. А. Схемотехника ЭВМ: Лабораторный практикум. К.: КМУГА, 1997. 245 с.
 5. Азаров О. Д., Гарнага В. А. Комп'ютерна схемотехніка: підручник. Вінниця: ВНТУ. 2018. 230 с.
 6. Соколовський Я. І., Пірко І. І., Кенс І. Р., Дендюк М. В., Яцишин С.І. Комп'ютерна схемотехніка: навч. посіб. Львів: Магнолія. 2018. 313 с.

Допоміжна

1. Бабак В. П., Хандецький В. С., Шрюфер Е. Обробка сигналів: Підручник. 2-е вид. перероб. і доп. К.: Либідь. 1999. 496 с
2. Б. С. Гершунський. Основи електронної і напівпровідникової техніки. К.: Вища школа. 1971. 415 с.
3. Руденко В. С., Ромашко В. Я. Трифонюк В. В. Промислова електроніка.: Підручник. К.: Либідь, 1993. 432 с
4. Харріс Д. М. Цифрова схемотехніка та архітектура комп'ютера. Морган Кауфман. 2013. 1662 с.
5. Угрюмов Є. П. Цифрова схемотехніка. К.: Либідь. 2004. 528 с.
6. Вічужанін В. В. Цифрова Схемотехніка. Навчальний посібник. Одеса: ОНПУ. 2018. 62 с.
7. Вічужанін В.В. Комп'ютерна Схемотехніка та архітектура комп'ютерів. Керівництво до Виконання лабораторних робіт. Одеса: ОНПУ. 2018. 71 с.
8. Вічужанін В. В. Комп'ютерна Схемотехніка. Методичні вказівки и завдання до розрахунково-графічних робіт. Одеса: ОНПУ. 2018. 35 с.

Інформаційні ресурси

1. Електронний каталог книг [Електронний ресурс]. Режим доступу: <http://liber.onu.edu.ua>
2. Електронний каталог книг [Електронний ресурс]. Режим доступу: <http://mirknig.com>
3. Електронний каталог книг [Електронний ресурс]. Режим доступу: <http://eknigi.org>
4. Електронний каталог книг [Електронний ресурс]. Режим доступу: <http://mybook.in.ua>
5. Віртуальний комп'ютерний музей [Електронний ресурс]. Режим доступу: <http://computer-museum.ru>
6. Віртуальний музей інформатики [Електронний ресурс]. Режим доступу: <http://informat444.narod.ru/museum/>
7. Віртуальний музей історії обчислювальної техніки [Електронний ресурс]. Режим доступу: <http://www.computerhistory.narod.ru/>